



대한민국 특허청  
KOREAN INDUSTRIAL  
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Industrial  
Property Office.

출원번호 :  
Application Number

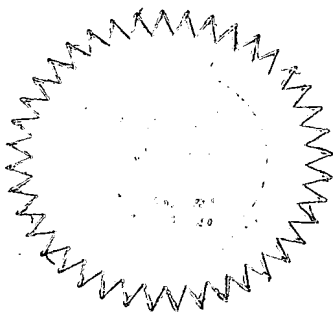
특허출원 2000년 제 29104 호

출원년월일 :  
Date of Application

2000년 05월 29일

출원인 :  
Applicant(s)

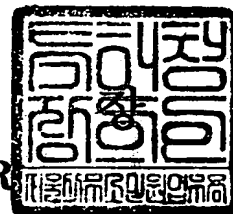
엘지.필립스 엘시디 주식회사



2000      12      29      일  
          년      월      일

특      허      청

COMMISSIONER



【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2000.05.29
【발명의 명칭】	액정표시장치 제조방법
【발명의 영문명칭】	method for fabricating liquid crystal display device
【출원인】	
【명칭】	엘지 .필립스엘시디(주)
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	정원기
【대리인코드】	9-1998-000534-2
【포괄위임등록번호】	1999-001832-7
【발명자】	
【성명의 국문표기】	박성일
【성명의 영문표기】	PARK,SUNG-IL
【주민등록번호】	710208-1792612
【우편번호】	431-080
【주소】	경기도 안양시 동안구 호계동 1108-8
【국적】	KR
【발명자】	
【성명의 국문표기】	권극상
【성명의 영문표기】	KWON,KEUK-SANG
【주민등록번호】	701220-1823015
【우편번호】	730-330
【주소】	경상북도 구미시 황상동 화진 금봉 아파트 202-805
【국적】	KR
【발명자】	
【성명의 국문표기】	방용익
【성명의 영문표기】	BANG,YONG-IK
【주민등록번호】	721122-1673617

**【우편번호】** 705-031  
**【주소】** 대구광역시 남구 대명1동 동신정보아파트 916호  
**【국적】** KR  
**【우선권주장】**  
**【출원국명】** KR  
**【출원종류】** 특허  
**【출원번호】** 10-1999-0067851  
**【출원일자】** 1999. 12. 31  
**【증명서류】** 미첨부  
**【취지】** 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대  
 리인 정원  
 기 (인)  
**【수수료】**  
**【기본출원료】** 20 면 29,000 원  
**【가산출원료】** 8 면 8,000 원  
**【우선권주장료】** 1 건 26,000 원  
**【심사청구료】** 0 항 0 원  
**【합계】** 63,000 원  
**【첨부서류】** 1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

본 발명은 액정표시장치에 관한 것이며, 서로 교차하여 형성되는 게이트배선과 데이터배선의 일 측에 각각 위치하는 게이트 구동IC와 소스 구동IC와, 상기 게이트 구동IC와 소스 구동IC에 각각 연결되는 게이트 PCB와 소스 PCB를 포함하는 액정표시장치에서, 상기 소스 PCB를 통해 흐르는 게이트신호를 상기 게이트 PCB로 전달하는 수단으로서 별도의 FPC를 부착하지 않고 액정패널의 하부기판(어레이기판)에 상기 FPC를 대신한 게이트신호 전송배선을 직접 형성하고 더욱이, 상기 게이트신호 전송배선의 상부에 리페어배선을 더욱 형성하여, 상기 액정패널의 제조공정 중 발생하는 게이트신호 전송배선의 단선불량을 수리할 수 있는 구조로 형성함으로써, 별도의 게이트신호 전달수단인 FPC를 부착할 때 보다 가격면에서 경쟁력이 향상됨과 동시에 접착불량이 없는 액정패널을 제작할 수 있다.

**【대표도】**

도 4

## 【명세서】

## 【발명의 명칭】

액정표시장치 제조방법 {method for fabricating liquid crystal display device}

## 【도면의 간단한 설명】

- 도 1은 테이프캐리어 패키지가 실장된 액정표시장치의 일부를 도시한 단면도이고,  
도 2는 종래에 따른 액정표시장치를 개략적으로 도시한 평면도이고,  
도 3은 본 발명의 제 1 실시예에 따른 액정표시장치를 개략적으로 도시한 평면도이고,  
도 4는 도 3의 A를 확대한 부분 확대도이고,  
도 5는 도 4의 B를 확대한 부분 확대도이고,  
도 6은 도 3의 A를 확대하여 도시한 것으로, 본 발명의 제 2 실시예에 따른 액정표시장치의 부분 확대도이고,  
도 7은 도 3의 A를 확대하여 도시한 것으로, 본 발명의 제 3 실시예에 따른 액정표시장치의 부분 확대도이고,  
도 8은 도 3의 A를 확대하여 도시한 것으로, 본 발명의 제 4 실시예에 따른 액정표시장치의 부분 확대도이고,  
도 9는 8의 구성을 이용하여, 배선의 단선불량을 수리하는 방법을 도시한 평면도이고,

도 10은 도 3의 A를 확대하여 도시한 것으로 본 발명의 제 5 실시예에 따른 액정표시장치의 부분 확대도이고,

도 11은 도 10의 구성을 이용하여, 배선의 단선불량을 수리하는 방법을 도시한 평면도이다.

<도면의 주요부분에 대한 간단한 설명>

135 : 게이트신호 전송배선

137 : 상부기판

123 : 하부기판

141 : 접착제(sealant)

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<15> 본 발명은 액정표시장치에 관한 것이며, 특히 상기 액정표시장치의 액정패널에 연결되는 소스 프린트 회로기판과 게이트 프린트 회로기판 사이를 연결하여 신호를 전송하는 터미널배선인 게이트신호 전송배선에 관한 것이다.

<16> 일반적으로, 액정표시장치는 투명한 상부기판과 하부기판을 포함하고, 상기 상부기판과 하부기판 사이에 주입되는 액정(liquid crystal(LC))을 포함한다.

<17> 액티브매트릭스형 액정표시장치(AMLCD)일 경우, 상기 하부기판에는 다수의 화소에 대응하는 다수의 스위칭소자가 매트릭스 형태로 형성된다.

<18> 상기 스위칭소자는 소스전극과 드레인전극과 게이트전극으로 구성되는 박막트랜지

스터를 예로 들 수 있다.

<19> 이 때, 상기 게이트전극에 주사신호(scanning signal)를 전달하는 게이트배선과 상기 소스전극에 데이터신호를 전달하기 위한 데이터배선이 구성되며, 상기 게이트배선과 데이터배선은 절연막을 사이에 두고 서로 교차되어 형성된다.

<20> 또한, 상기 각 화소마다 상기 드레인전극과 접촉하는 화소전극이 형성되어 있다.

<21> 한편, 상부기판에는 투명한 도전성금속을 증착하여 공통전극(common electrode)을 형성한다.

<22> 이때, 상기 액정표시장치가 컬러표시수단일 경우에는, 상기 상부기판 상에 컬러필터(color filter)를 부착한 후, 상기 컬러필터 상에 공통전극을 형성한다.

<23> 전술한 바와 같이 구성된 하부기판과 상부기판은 접착제(sealant)에 의해 서로 부착되고 액정(LC : liquid crystal)이 주입되어 액정패널을 구성하게 된다.

<24> 이와 같이 제작되는 액정표시장치는 상기 게이트전극에 인가되는 주사신호의 제어로 상기 데이터배선을 통해 액정으로 신호전압이 전달되며, 이와 같은 가변적인 데이터 전압은 액정의 분극상태를 단계적으로 바꾸기 때문에 액정표시장치에서의 그레이레벨(grey level)을 다양하게 표현할 수 있다.

<25> 액정표시장치는 상기 액정패널의 하부기판에 형성된 각 배선에 신호를 인가하는 수단이 되는 구동 IC를 다양한 방식으로 탑재하게 되며, 이러한 기술은 다양하게 구사될 수 있다.

<26> 예를 들면, COB(chip on board), COG(chip on glass), TCP(tape carrier package) 등의 방법이 있다.

<27>      상기 COB(chip on board)방법은 세그먼트(segment)방식의 액정표시장치 또는 낮은 해상도를 가지는 액정패널의 경우에 해당하며, 리드(lead)의 수가 적기 때문에 구동IC가 프린트 회로기판(printed circuit board)위에 있고, 상기 프린트 회로기판의 리드를 상기 액정패널과 소정의 방법으로 연결하는 방식이다.

<28>      그러나, 상기 액정표시장치가 고해상도가 되어가면서 엄청난 수의 리드를 갖는 구동IC를 상기 프린트 회로기판에 장착하기가 용이하지 않게 되었다.

<29>      또 다른 방식인 상기 COG방식은 칩은 글라스 방식으로 칩을 패널 상에 집적 실장함으로써 접속안정이 우수하고 접속단자의 부가가 없어 미세 피치의 실장을 할 수 있다.

<30>      상기 칩은 글라스 방식은 프린트 회로기판 대신 다층 플렉시블 프린트 회로기판(flexible print circuit board)이 패널에 ACF로 접촉되어 IC에 입력신호를 주입된다.

<31>      상기 칩은 글라스 방식의 가장 큰 장점은 비용절감과 신뢰성이 향상된다는 것이다.

<32>      반면 불량에 대한 수리가 어렵고 칩은 글라스방식에 의한 IC 실장을 위한 패드 영역 때문에 패널의 크기가 커지는 문제점이 있다.

<33>      또 다른 방식인 테이프 캐리어 패키지(tape carrier package)의 경우는 고분자 필름 위에 구동 IC칩을 실장하는 패키지다.

<34>      이 기술은 LCD뿐 아니라 휴대용 전화기등 경박단소의 패키지가 필요한 제품에서 많이 사용되는 방법이다.

<35>      도 1은 일반적인 테이프 캐리어 패키지가 실장된 액정표시장치의 일부를 도시한 단면도이다.

<36>      도시한 바와 같이, 상기 테이프캐리어 패키지구조는 구동 IC(17)를 고분자 필름



(19)위에 실장하고, 상기 구동 IC칩이 실장된 고분자필름을 상부기판(13)과 하부기판(11)이 합착된 액정패널의 하부기판과 프린트 회로기판(20)에 걸쳐 이방성 도전막(ACF : Anisotropic Conductive Film)(18)으로 부착하여 제작한다.

<37> 이러한 구성을 갖는 테이프캐리어 패키지는 어레이기판의 데이터배선(미도시)의 일측 또는 양측과, 게이트배선(미도시)의 일측 또는 양측에서 신호를 인가하여 패널을 구동한다. (본 명세서에서는 각 구동회로를 부착하는 방식을 전술한 TCP 방식을 예로 들며, 다른 방식에 적용할 수 있음.)

도 2는 TCP방식을 사용하여 구동IC를 실장한 액정표시장치의 개략적인 평면도이다. 도 2는 게이트배선(22)과 데이터배선(24)이 서로 교차하여 구성된 하부기판(23)과, 상기 하부기판과 합착되어 액정패널을 형성하는 상부기판(25)과, 상기 데이터배선(28)의 일측에 위치하고 상기 데이터배선(28)과 연결되어 상기 데이터배선에 신호를 인가하는 소스 구동IC칩이 실장된 소스TCP(27)와, 상기 게이트배선의 일측에 위치하고 상기 게이트배선과 연결되어 상기 게이트배선(22)에 주사신호를 전달하는 게이트 구동IC칩이 실장된 게이트 TCP(29)를 포함한다.

<40> 또한, 상기 소스 TCP(27)에 연결되어 외부의 제어신호를 전달하는 매개수단인 소스 프린트 회로기판(source printed circuit board : 이하 '소스 PCB'라 칭함)(31)과, 상기 게이트 TCP(29)에 연결된 게이트 프린트 회로기판(gate printed circuit board : 이하 '게이트 PCB'라 칭함)(33)을 포함한다.

<41> 이때, 상기 게이트구동 IC를 제어하는 외부회로는 상기 소스 PCB(31)를 통해 상기 게이트 PCB(33)로 흐르게 되며 이때, 플렉서블 프린트 회로(flexible print circuit

board 이하 'FPC'라 칭함)(35)를 이용하여 상기 소스 PCB(31)를 통해 흐르는 게이트 구동 신호를 상기 게이트 PCB(33)에 전달하게 된다.

<42> 즉, 상기 FPC(35)를 통해  $V_{com}$ ,  $V_{gh}$ ,  $V_{gl}$ ,  $V_{cc}$ ,  $G_{sp}$ ,  $G_{sc}$ ,  $G_{oe}$ ,  $G_{nd}$  등의 신호가 상기 소스 PCB(31)에서 상기 게이트 PCB(33)로 흐르게 된다.

<43> 이 때, 전술한 바와 같이 게이트 제어신호를 상기 FPC(35)라한 별도의 부품을 사용하여 전달함으로써 액정표시장치를 제작하는데 재료비의 증진을 가져오며, 상기 FPC(35)를 상기 게이트 PCB와 상기 소스 PCB에 연결하는 과정에서 납땜불량에 의한 액정모듈불량

【발명이 이루고자 하는 기술적 과제】

<44> 따라서, 본 발명은 상기 FPC를 대신한 새로운 배선 연결방법을 통해 저비용 효율과 배선불량이 없는 액정표시장치를 제작하는데 그 목적이 있다.

#### 【발명의 구성 및 작용】

<45> 전술한 목적을 달성하기 위한 본 발명에 따른 액정표시장치는 상부기판과, 상기 상부기판과 실런트로 합착되는 제 1 영역과 복수개의 소스패드 및 복수개의 게이트패드가 형성된 제 2 영역을 가진 액정패널과; 상기 복수개의 소스패드에 신호를 전달하는 소스 PCB와; 외부 회로로부터 상기 소스 PCB를 통해 게이트신호를 게이트 PCB에 전달하기 위하여, 하부기판의 모서리에 인접한 복수개의 게이트패드와 복수개의 소스패드를 상기 하부기판의 제 1 및 제 2 영역을 통과하여 각각 연결하는 복수개의 게이트신호 전송배선을 포함한다.

- <46>      상기 게이트신호 전송배선은 적어도 8개인 것을 특징으로 한다.
- <47>      상기 복수개의 소스패드와 상기 복수개의 게이트패드 사이에 더미패드를 더욱 포함하는 것을 특징으로 한다.
- <48>      본 발명의 다른 특징에 따른 액정표시장치는 상부기판과, 상기 상부기판과 실런트로 합착되는 제 1 영역과 복수개의 소스패드 및 복수개의 게이트패드가 형성된 제 2 영역을 가진 액정패널과; 상기 복수개의 소스패드에 신호를 전달하는 소스 PCB와; 외부 회로로부터 상기 소스 PCB를 통해 게이트신호를 게이트 PCB에 전달하기 위하여, 하부기판의 모서리에 인접한 복수개의 게이트패드와 복수개의 소스패드를 상기 하부기판의 제 1 및 제 2 영역을 통과하여 각각 연결하는 복수개의 게이트신호 전송배선과; 절연층을 사이에 두고 상기 게이트신호 전송배선의 양측을 교차하여 지나가도록 구성된 리페어배선을 포함한다.
- <49>      상기 게이트신호 전송배선은 적어도 8개인 것을 특징으로 한다.
- <50>      상기 복수개의 소스패드와 상기 복수개의 게이트패드 사이에 더미패드를 더욱 포함하는 것을 특징으로 한다.
- <51>      상기 리페어배선은 상기 게이트신호 전송배선의 양측을 교차하여 지나가도록 상기 상부기판의 모서리부를 따라 연장되는 것을 특징으로 한다.
- <52>      상기 리페어배선은 상기 액정패널의 실런트 내부에 형성되는 것을 특징으로 한다.
- <53>      상기 리페어배선은 상기 게이트신호 전송배선에 연결된 다수의 게이트패드와 소스패드와 절연층을 사이에 두고 교차하는 제 1 리페어배선과 제 2 리페어배선으로 구성되는 것을 특징으로 한다.

<54>      상기 리페어배선은 상기 제 1 영역과 제 2 영역에 걸쳐 위치하고, 상기 두 영역의 경계를 중심으로 상기 게이트패드에 근접한 게이트신호 전송배선의 일 측 상.하부에 각각 교차하면서 형성되는 제 1 페루프 리페어배선과, 상기 두 영역의 경계를 중심으로 상기 소스패드에 근접한 데이터 신호전송배선의 일 측 상.하부에 각각 교차하면서 형성되는 제 2 페루프 리페어배선으로 구성되는 것을 특징으로 한다.

<55>      상기 리페어배선은 제 1 영역과 제 2 영역에 걸쳐 위치하고, 상기 제 1 영역을 지나가는 상기 게이트신호 전송배선을 모두 포함하는 동시에 상기 제 2 영역을 지나가는 데이터 신호 전송배선과 교차하면서 형성되는 것을 특징으로 한다.

<56>      상기 리페어배선의 비저항은  $10\mu\Omega\cdot\text{cm}$ 인 것을 특징으로 한다.

<57>      이하 첨부한 도면을 참조하여 본 발명의 바람직한 실시예들을 설명한다.

<58> -- 제 1 실시예 --

<59>      본 발명의 제 1 실시예에서는 종래와 같이 별도의 FPC 부품을 사용하지 않고 상기 FPC에 대응하는 게이트신호 전송배선을 기판상에 직접 형성하여 상기 소스 PCB를 통해 전달되는 게이트신호를 상기 게이트 PCB로 전달하는 방법을 제안한다.

<60>      도 3은 본 발명에 따른 액정표시장치를 도시한 평면도이다.

<61>      도시한 바와 같이, 하부기판(123)상에 소스 PCB(131)측에서 상기 게이트 PCB(133)측으로 신호를 전송할 수 있는 게이트신호 전송배선(135)을 형성한다.

<62>      이러한 도전성 금속에는 알루미늄(Al)계열, 몰리브덴(Mo)계열, 크롬(Cr)계열 등이 있다.

<63>      도 4는 도 3의 A를 확대한 확대도이다.

<64> 도시한 바와 같이, 상기 게이트신호 전송배선(135)을 상기 액정패널의 하부기판(123)에 형성하되, 외부의 영향을 받지 않도록 상기 상부기판(137)과 합착되는 영역에 형성하는 것이 바람직하다.

<65> 이 때, 상기 하부기판(123)에 형성되는 게이트신호 전송배선(135)은 도시한 바와 같이 상기 상부기판(137)과 하부기판(123)을 합착하는 수단인 접착제(sealant)(141)에 접착되거나 안쪽으로 형성한다.

도 5는 도 4의 B중 게이트신호 전송배선을 확대한 확대도이다.

<67> 도시한 바와 같이, 상기 하부기판(도 4의 123)에 형성되는 게이트신호 전송배선(135)의 개수는 적어도 8개 이상이 필요하며 이때, 각 게이트신호 전송배선에 흐르는 신호는 각각  $V_{com}$ ,  $V_{gh}$ ,  $V_{gl}$ ,  $V_{cc}$ ,  $G_{sp}$ ,  $G_{sc}$ ,  $G_{oe}$ ,  $G_{nd}$ 의 배열을 포함한다.

<68> 이 때, 상기 소스패드(134)와 게이트패드(136)사이에 구성된 배선의 저항은 100Ω 이하로 형성한다.

<69> 상기 각 게이트신호 전송배선(135)은 소스패드(134)와 게이트패드(136)를 통해 흐르게 되며, 이 때 1부터 8까지의 전송배선 사이에 더미패드를 사용할 수도 있다.

<70> 왜냐하면, 상기 각 배선을 따라 흐르는 전압은 동일하지 않음으로, 서로 다른 전압이 흐르는 배선이 가까이 인접하게 되면 상기 각 배선 사이의 전위차에 의한 전기적 불량이 발생할 가능성이 있기 때문이다.

<71> 이와 같은 구성을 갖는 각 배선(135)을 전술한 바와 같이, 상기 상부기판과의 합착 영역에 배치함으로써, 외부의 습기나 스크래치(scratch)로부터 게이트신호 전송배선을 보호할 수 있다.

<72> 본 발명의 또 다른 실시예인 제 2 실시예는 상기 하부기판에 형성된 게이트신호 전송배선에 단선불량(open defect)이 발생하였을 경우, 이를 수리하기 위한 리페어배선(repair line)을 더욱 포함한다.

<73> -- 제 2 실시예 --

<74> 본 발명의 제 2 실시예는 전술한 제 1 실시예에 따른 게이트신호 전송배선의 구성에서 상기 게이트신호 전송배선 중 임의의 배선이 단선 되었을 경우, 이를 수리하기 위한 기판구조이다.

<75> 도 6은 도 3의 A를 확대한 도면으로서, 본 발명의 제 2 실시예에 따른 부분 평면도이다.

<76> 도시한 바와 같이, 각 게이트패드(136)와 소스패드(134)에 연결되는 게이트신호 전송배선(135)의 상부에 리페어배선(142)을 형성한다.

<77> 이때, 상기 리페어배선은 상기 게이트신호 전송배선(135)과 절연층을 사이에 두고 구성된다.

<78> 또한, 상기 리페어배선(142)은 액정패널(143)의 모서리를 따라 도포된 접착제(141)의 안쪽에 상기 접착제(141)와 소정간격 이격되어 상기 접착제를 따라 형성하며, 상기 각 게이트신호 전송배선(135)의 양측을 모두 교차하여 형성한다.

<79> 따라서 도시한 바와 같이, 임의의 게이트신호 전송배선(135a)에 절단부(E)가 발생하면, 상기 단선된 배선(135a)의 양측을 동시에 지나가는 상기 리페어배선(142)과 상기 단선된 배선(135a)의 양측 교차지점(145)(147)을 각각 레이저와 같은 소정의 수단으로

용접하면 된다.

<80> 이와 같이 수리가 완료되면, 상기 단선된 배선(135a)을 흐르는 신호는 상기 리페어 배선(142)을 따라 흐르게 되므로, 배선의 단선에 의한 신호전송 불량을 수리할 수 있다.

<81> 전술한 바와 같은 제 2 실시예의 또 다른 변형 예를 이하 제 3 실시예에서 설명한다.

<82> -- 제 3 실시예 --

<83> 본 발명의 제 3 실시예는 상기 액정표시장치를 구성하는 상부기판과 하부기판을 합착하고, 상기 상부기판을 절단하는 과정에서 상기 게이트신호 전송배선(135)이 단선되었을 경우를 포함한 상기 게이트신호 전송배선(135)의 단선불량을 수리하기 위한 구조를 제안한다.

<84> 도 7은 도 3의 A를 확대한 도면으로서, 본 발명의 제 3 실시예에 따른 부분 평면도이다.

<85> 일반적으로 상기 게이트신호 전송배선(135)의 단선불량은 상기 상부기판(137)과 하부기판(123)을 합착한 후 상기 상부기판(137)을 절단(scribing)하는 과정에서 상기 절단부(161a)(161b)를 지나가는 부분 또는 어레이기판 제작 시 상기 두 기판의 합착영역 내부에서 발생한다.

<86> 따라서, 이를 수리하기 위해 본 발명의 제 3 실시예에서는 전술한 FPC(도 2의 35)를 대신하여 상기 하부기판(123)에 형성되는 상기 게이트신호 전송배선(135)을 수리하기 위한 또 다른 방법으로, 상기 각 게이트신호 전송배선 양측의 다수의 게이트패드(136)와

소스패드(134)와 상기 각 패드사이에 포함된 더미패드(157a)(157b)를 교차하는 금속라인(150a)(150b)을 각각 형성한다. 상기 금속라인(150a)(150b)은 상기 게이트신호 전송배선이 단선 되었을 경우 이를 수리하기 위한 리페어배선으로 사용한다.

<87> 이때, 상기 단선된 배선(135a)과 연결된 게이트패드(136)와 소스패드(134)의 우측 또는 좌측에 근접한 더미패드(157b)(157a)와, 상기 각 더미패드(157b)(157a)를 지나가는 리페어배선(150a)(150b)과의 각 교차점(152)(151)을 용접하는 동시에 상기 단선된 배선(135a)의 소스패드와 게이트패드와 리페어배선(150a)(150b)과의 각 교차점(154)(155)을 각각 용접하여 연결한다.

<88> 만약 두곳 이상의 배선에 단선 불량이 발생할 경우에는 상기 단선된 배선의 각 패드와 근접한 더미패드를 각각 용접한 후, 상기 용접한 부분에 근접하여 리페어배선(150a)(150b)을 절단하는 방식으로 수리하면 된다.

<89> 따라서, 상기 단선된 부분을 흐르는 신호는 상기 리페어배선(150a)(150b)과 상기 더미패드(157b)(157a)를 통해 흐르게된다.

<90> 이하, 제 4 실시예와 제 5 실시예는 제 3 실시예에서 설명한 리페어배선의 또 다른 변형예로서, 전술한 바와 같은 단선불량이 발생하였을 때 이를 수리하기 위한 구조이다.

<91> -- 제 4 실시예 --

<92> 본 발명에 따른 제 4 실시예는 상기 상부기판을 절단하는 공정에서 상기 게이트신호 전송배선에서 단선불량이 발생하였을 경우, 이를 수리하기 위한 구성이다.

<93> 도 8은 도 3의 A를 확대한 도면으로서, 본 발명의 제 4 실시예에 따른 부분 평면도



이다.

<94> 도시한 바와 같이, 상기 다수의 게이트신호 전송배선(135)중 상기 상부기판(137)의 절단선(161a)(161b)이 지나가는 부분에 링형상의 리페어배선(163)(165)을 형성한다.

<95> 이러한 링 형상의 리페어배선(163)(165)은 상기 절단선(161a)(161b)을 중심으로 상기 게이트 신호전송 배선(135)의 상부와 하부에 각각 리페어배선(163)(165)이 교차하여 지나가는 형상이다.

<96> 즉, 상기 링형상의 리페어배선(163)(165)을 상기 소스패드(134)에 근접한 상기 상부기판(137)의 절단선(161a)하부에 가로방향으로 길게 형성하고, 동시에 상기 게이트패드(136)에 근접한 상기 상부기판(137)의 절단선(161b)하부에 세로방향으로 길게 형성한다.

<97> 이와 같이 구성된 상기 각 리페어배선(163)(165)은 다수개의 게이트신호 전송배선(135)의 수리를 가능하게 한다.

<98> 이하 도 9를 참조로 전술한 어레이배선의 구성을 이용하여 단선된 게이트신호 전송배선을 수리하는 방법을 설명한다.

<99> 도시한 바와 같이, 첫 번째 게이트신호 전송배선(135b)과 마지막번째 게이트신호전송배선(135a)중 상기 소스패드(134)에 근접한 측에 위치한 상부기판의 절단선(161a)이 지나가는 부분에 위치한 게이트 신호전송배선에 단선불량이 발생하였다고 가정하자.

<100> 이때, 상기 게이트신호 전송배선(135)을 교차하여 지나가는 상기 상부기판(137)의 절단선(161a)을 중심으로, 상기 단선된 게이트신호 전송배선(135a)(135b)의 상/하부에서 상기 리페어배선(163)과의 교차지점(167a)(167b)을 각각 레이저와같은 소정의 방법을 사

용하여 용접한다.

<101> 다음으로, 상기 단선된 두 배선(135a)(135b)에 용접된 상기 링형상의 리페어배선(163)을 절단하는 공정이 필요하다.

<102> 그래야만, 절단부(G)(H)에 의해 상기 첫 번째 게이트신호 전송배선(135b)과 용접된 일부 리페어배선(163a)과, 상기 마지막 번째 게이트신호 전송배선(135a)과 용접된 일부 리페어배선(163b)이 각각 페루프를 이루어 전기적으로 독립적인 기능을 수행하게 된다.

<103> 이로써, 상기 상부기관(137)을 절단하는 공정에서 상기 게이트신호 전송배선(135)에 발생하는 단선불량을 해결할 수 있다.

<104> -- 제 5 실시예--

<105> 본 발명의 제 5 실시예는 보다 광범위한 영역에서 상기 게이트신호 전송배선(135)에 단선불량이 발생하였을 경우에 이를 수리할 수 있는 구성과 방법을 설명한다.

<106> 도 10은 도 3의 A를 확대한 도면으로서, 본 발명의 제 5 실시예에 따른 부분 평면도이다.

<107> 도시한 바와 같이, 게이트신호 전송배선(135)상에 링형상의 리페어배선(171)을 형성한다.

<108> 상기 링형상의 리페어배선(171)내부에는 상기 게이트신호 전송배선(135)중 상기 상부기관(137)과 하부기관(123)의 합착영역을 지나가는 모든 게이트신호 전송배선(135)이 위치한다.

<109> 따라서, 상기 상부기관(137)의 절단선(161a)(161b)하부나, 상기 합착영역을 지나가

는 게이트신호 전송배선(135)에 단선이 발생하였을 경우 이를 모두 수리할 수 있는 기능을 한다.

<110> 이하, 도 11을 참조로 전술한 어레이배선의 구성을 이용하여 단선된 게이트신호 전송배선을 수리하는 방법을 설명한다.

<111> 도시한 바와 같이, 상기 상부기판(137)의 절단선(161a)(161b)하부와 상기 합착영역 내에서 상기 첫 번째 게이트신호 전송배선(135b)과 마지막번째 게이트신호 전송배선(135a)에 단선이 발생할 경우를 예로 들어 설명한다.

<112> 제 5 실시예에 따른 리페어배선(171)은 도 10에서 설명한 바와 같이, 상기 게이트 패드(136)와 소스패드(134)에 연결된 게이트신호 전송배선(135)의 양측에 동시에 교차하면서 페루프를 이룬다.

<113> 따라서, 상기 게이트 신호전송배선 중 상기 상부기판 절단선(161a)(161b)의 하부에 위치한 부분 또는 상기 상부기판(137)과 하부기판(123)의 합착영역을 지나가는 부분에 단선이 발생하였을 경우, 상기 단선된 게이트신호 전송배선(135a)(135b)의 양측을 지나가는 리페어배선(171)과 상기 단선된 게이트신호 전송배선(135a)(135b)과의 교차지점(173a)(173b)을 용접하는 방법을 사용한다.

<114> 다음으로, 상기 단선된 게이트신호 전송배선(135a)(135b)과 용접된 리페어배선(171)을 각각 페루프로 구성하기 위해, 상기 용접된 지점에 근접한 상기 리페어배선(171)을 각각 절단한다.

<115> 이때, 상기 용접을 통해서 상기 게이트신호 전송배선(135a)(135b)과 페루프를 이룰 수 없는 부분을 각각 절단한다.

- <116> 만일, 하나의 게이트신호 전송배선(135)이 단선되었을 경우에는 상기 용접점을 중심으로, 상기 단선된 게이트신호 전송배선과 단거리로 페루프를 이루는 부분을 선택하여 상기 링형상의 리페어배선(171)을 절단하여야 한다.
- <117> 이는 리페어배선의 선저항을 줄여 선저항에 의한 신호왜곡을 방지하기 위함이다. 이때, 실시예에 사용되는 리페어배선은 비저항이  $10\mu\Omega\cdot\text{cm}$  이하의 값을 가지는 모든 금속이면 가능하다.
- <118> 이와 같은 구성은 앞서도 설명하였지만, 좀더 광범위한 부분에서 단선불량이 발생하였을 경우, 이를 수리할 수 있는 장점이 있다.

#### 【발명의 효과】

- <119> 따라서, 본 발명에 따른 액정표시장치의 모듈은 FPC를 별도로 사용하지 않고 기판에 직접 배선을 형성하였으므로 가격면에서 비용을 절약하는 효과가 있고, 이러한 방법으로 형성되는 배선이 단선 되었을 경우를 대비하여 여러 형태의 리페어배선을 형성하여, 배선에 단선불량이 발생하더라도 이를 충분히 수리할 수 있으므로 액정표시장치를 제작하는데 있어서 제품의 수율을 향상시킬 수 있는 효과가 있다.

**【특허청구범위】****【청구항 1】**

상부기판과, 상기 상부기판과 실런트로 합착되는 제 1 영역과 복수개의 소스패드 및 복수개의 게이트패드가 형성된 제 2 영역을 가진 액정패널과;

상기 복수개의 소스패드에 신호를 전달하는 소스 PCB와;

외부 회로로부터 상기 소스 PCB를 통해 게이트신호를 게이트 PCB에 전달하기 위하여, 하부기판의 모서리에 인접한 복수개의 게이트패드와 복수개의 소스패드를 상기 하부기판의 제 1 및 제 2 영역을 통과하여 각각 연결하는 복수개의 게이트신호 전송배선을 포함하는 액정표시장치.

**【청구항 2】**

제 1 항에 있어서,

상기 게이트신호 전송배선은 적어도 8개인 액정표시장치.

**【청구항 3】**

제 1 항에 있어서,

상기 복수개의 소스패드와 상기 복수개의 게이트패드 사이에 더미패드를 더욱 포함하는 액정표시장치.

**【청구항 4】**

상부기판과, 상기 상부기판과 실런트로 합착되는 제 1 영역과 복수개의 소스패드 및 복수개의 게이트패드가 형성된 제 2 영역을 가진 액정패널과;

상기 복수개의 소스패드에 신호를 전달하는 소스 PCB와;

외부 회로로부터 상기 소스 PCB를 통해 게이트신호를 게이트 PCB에 전달하기 위하여, 하부기판의 모서리에 인접한 복수개의 게이트패드와 복수개의 소스패드를 상기 하부기판의 제 1 및 제 2 영역을 통과하여 각각 연결하는 복수개의 게이트신호 전송배선과;

절연층을 사이에 두고 상기 게이트신호 전송배선의 양측을 교차하여 지나가도록 구성된 리페어배선을

더욱 포함하는 액정표시장치.

**【청구항 5】**

제 4 항에 있어서,

상기 게이트신호 전송배선은 적어도 8개인 액정표시장치.

**【청구항 6】**

제 4 항에 있어서,

상기 복수개의 소스패드와 상기 복수개의 게이트패드 사이에 더미패드를 더욱 포함하는 액정표시장치.

**【청구항 7】**

제 4 항에 있어서,

상기 리페어배선은 상기 게이트신호 전송배선에 연결된 다수의 게이트패드와 소스 패드와 절연층을 사이에 두고 교차하는 제 1 리페어배선과 제 2 리페어배선으로 구성되는 액정표시장치.

**【청구항 8】**

제 4 항에 있어서,

상기 리페어배선은 상기 제 1 영역과 제 2 영역에 걸쳐 위치하고, 상기 두 영역의 경계를 중심으로 상기 게이트패드에 근접한 게이트신호 전송배선의 일 측 상.하부에 각각 교차하면서 형성되는 제 1 페루프 리페어배선과, 상기 두 영역의 경계를 중심으로 상기 소스패드에 근접한 데이터 신호전송배선의 일 측 상.하부에 각각 교차하면서 형성되는 제 2 페루프 리페어배선으로 구성되는 액정표시장치.

**【청구항 9】**

제 4 항에 있어서,


상기 리페어배선은 제 1 영역과 제 2 영역에 걸쳐 위치하고, 상기 제 1 영역을 지나가는 상기 게이트신호 전송배선을 모두 포함하는 동시에 상기 제 2 영역을 지나가는 게이트신호 전송배선과 교차하면서 형성되는 액정표시장치.

【청구항 10】

제 9 항에 있어서,

상기 리페어배선의 비저항은  $10\mu\Omega\cdot\text{cm}$ 인 액정표시장치.



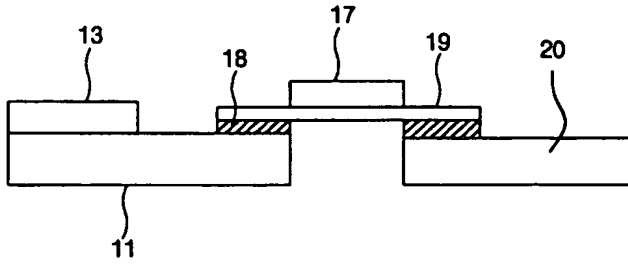


1020000029104

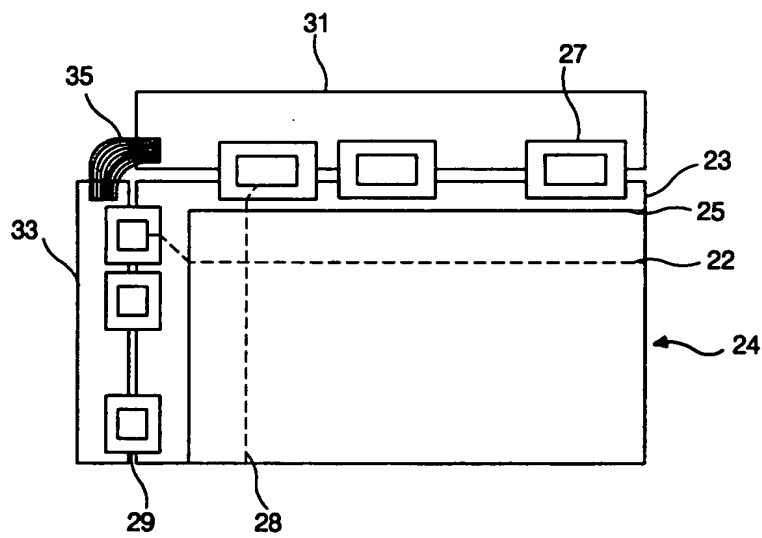
2001/1/

【도면】

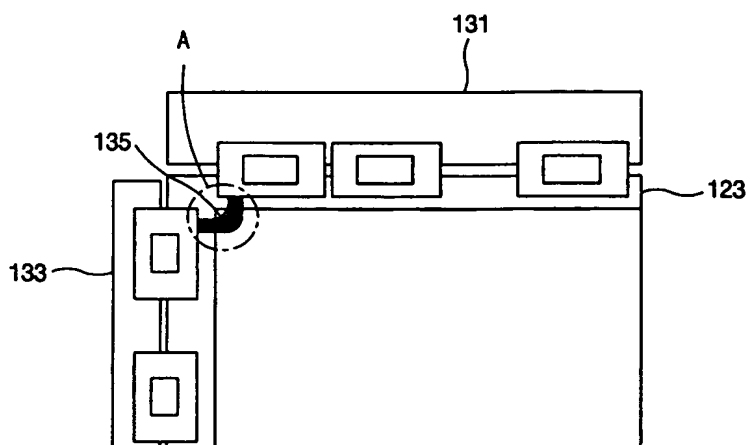
【도 1】



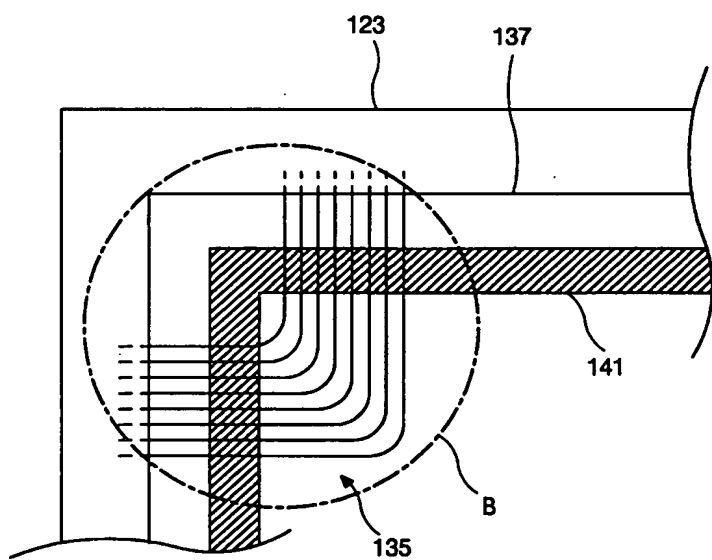
【도 2】



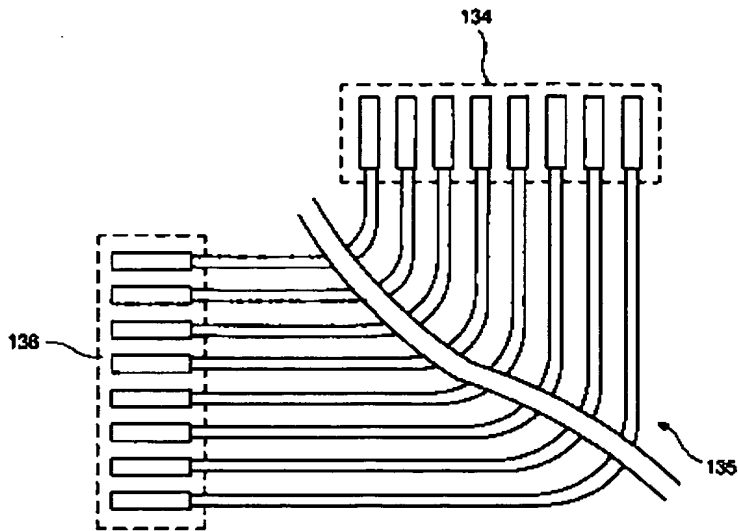
【도 3】



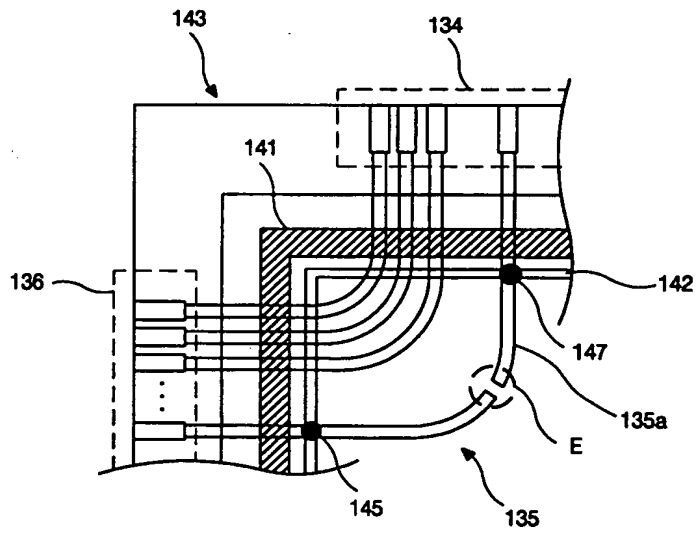
【도 4】



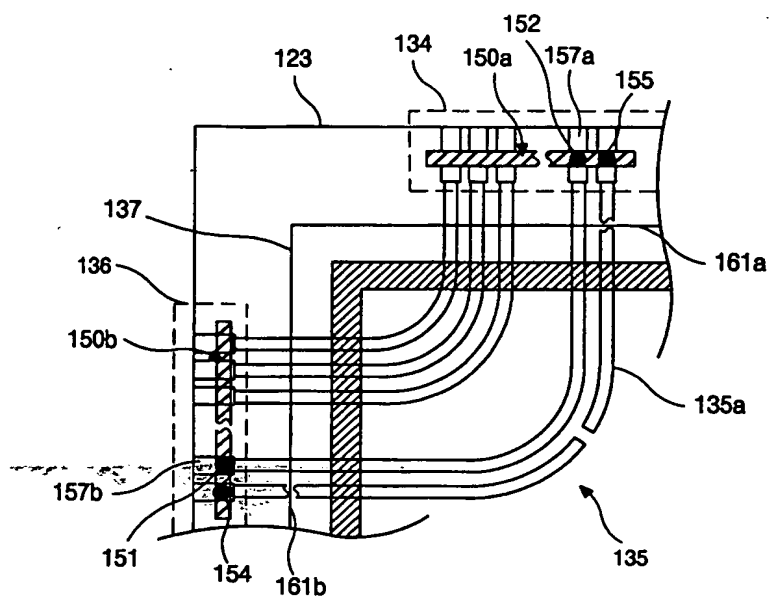
【도 5】



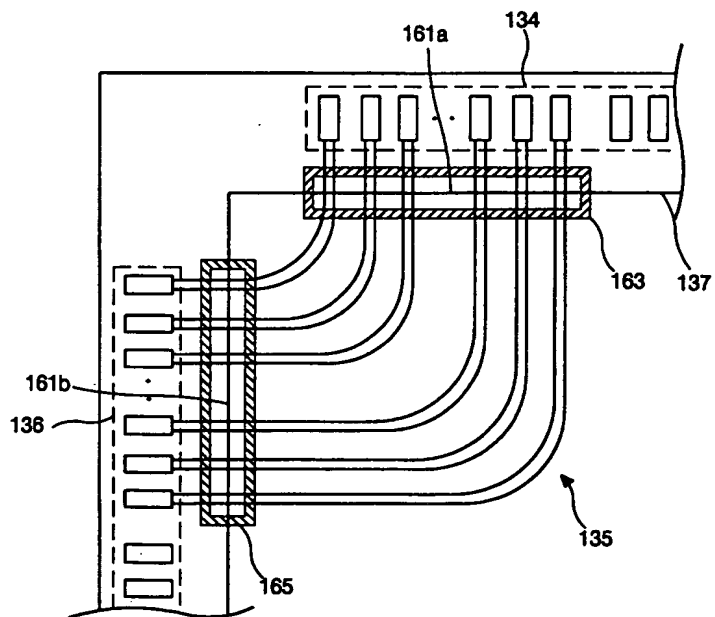
【도 6】



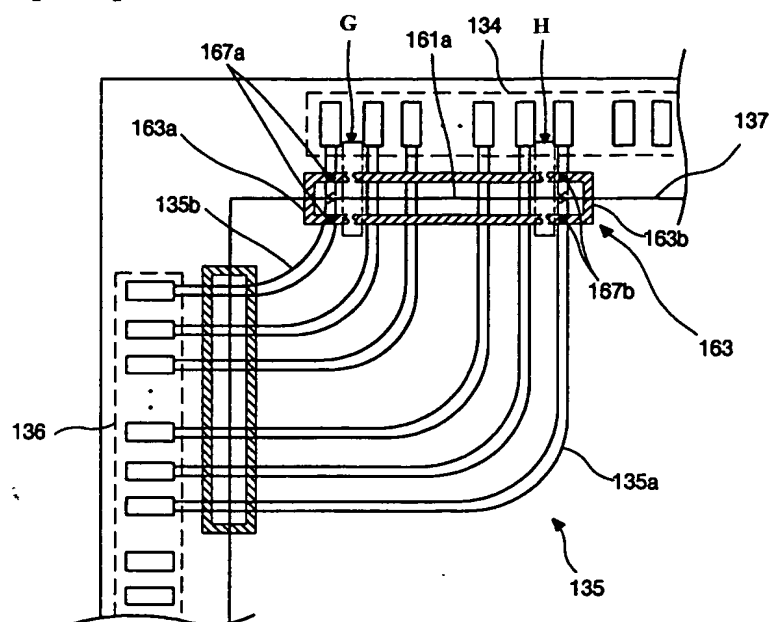
【図 7】



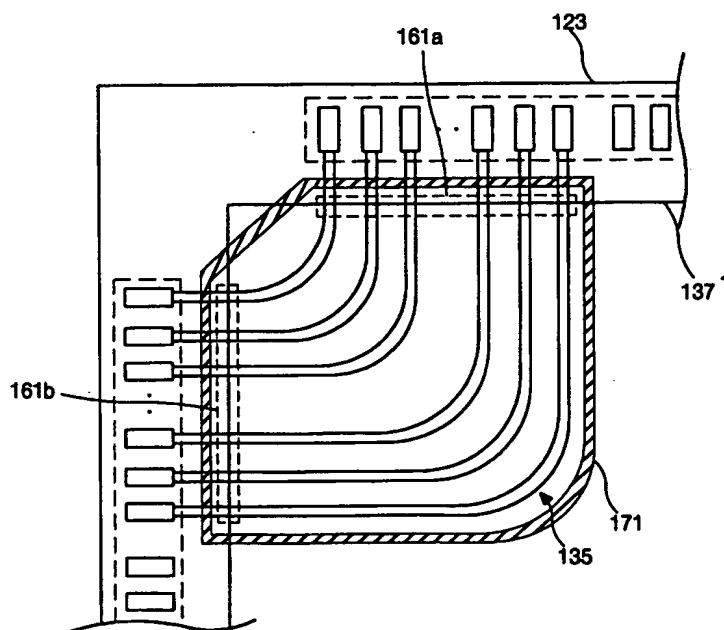
【図 8】



【도 9】



【도 10】



【도 11】

